

## 主要特点

- R、G、B输出端口耐压20V，DIN端口耐压9V。
- 芯片内置稳压管，24V及以下电源只需串电阻到IC VDD 脚，无需外加稳压管。
- 内置信号整形电路，任何一个像素点收到信号后经过波形整形再输出，保证线路波形畸变不会累加。
- 内置上电复位和掉电复位电路。
- PWM 控制端能够实现256级调节，扫描频率2KHz。
- 串行级联接口，能通过一根信号线完成数据的接收与解码。
- 断点续传，在单个芯片损坏的情况下，不影响整体显示效果。
- 任意两点传输距离在不超过5米时无需增加任何电路。
- 光的颜色高度一致，性价比高。
- 当刷新速率30帧/秒时，级联数不小于1024点。
- 数据发送速度可达800Kbps。

## 主要应用领域

- LED 全彩发光字灯串，LED 全彩软灯条硬灯条，LED 护栏管。
- LED 点光源，LED 像素屏，LED 异形屏。

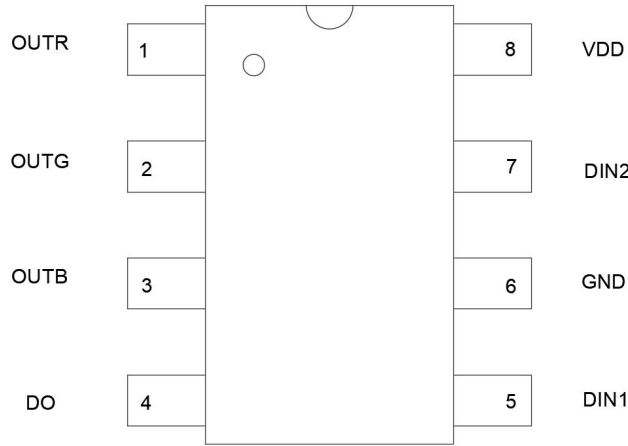
## 产品概述

WS2818 是三通道 LED 驱动控制专用电路，芯片内部包含了智能数字接口数据锁存信号整形放大驱动电路、高精度的内部振荡器和 20V 高压可编程定电流输出驱动器及高精度恒流控制模块，有效保证了驱动电路上像素点光的颜色高度一致。

数据协议采用单线归零码的通讯方式，芯片在上电复位以后，DIN1 端接收从控制器传输过来的数据，首先送过来的 24bit 数据被第一个芯片提取后，送到芯片内部的数据锁存器，剩余的数据经过内部整形处理电路整形放大后通过 DO 端口开始转发输出给下一个级联的像素点，每经过一个像素点的传输，信号减少 24bit。芯片采用自动整形转发技术，使得该像素点的级联个数不受信号传送的限制，仅仅受限信号传输速度要求。

芯片内部的数据锁存器根据接收到的 24bit 数据，在 OUTF、OUTG、OUTB 控制端产生不同的占空比控制信号，等待 DIN1 端输入 RESET 信号时，所有芯片同步将接收到的数据送到各个段，芯片将在该信号结束后重新接收新的数据，在接收完开始的 24bit 数据后，通过 DO 口转发数据口，芯片在没有接收到 RESET 码前，OUTF、OUTG、OUTB 管脚原输出保持不变，当接受到 280μs 以上低电平 RESET 码后，芯片将刚才接收到的 24bit PWM 数据脉宽输出到 OUTF、OUTG、OUTB 引脚上。

## 引出端排列



## 引出端功能

序号	符号	管脚名	功能描述
1	OUTR	LED 驱动输出	RED (红) PWM 控制输出
2	OUTG	LED 驱动输出	GREEN (绿) PWM 控制输出
3	OUTB	LED 驱动输出	BLUE (蓝) PWM 控制输出
4	DO	数据输出	显示数据级联输出
5	DIN1	数据 1 输入	显示数据 1 输入
6	GND	地	信号接地和电源接地
7	DIN2	数据 2 输入	显示数据 2 输入
8	VDD	逻辑电源	IC 供电

## 最大额定值 (如无特殊说明, $T_A=25^{\circ}\text{C}$ , $V_{SS}=0\text{V}$ )

参数	符号	范围	单位
逻辑电源电压	$V_{DD}$	+3.5~+5.5	V
逻辑输入电压	$V_I$	-0.7~ $V_{DD}+0.7$	V
R、G、B 输出端口耐压	$V_{out}$	20	V
工作温度	$T_{opt}$	-25~+85	$^{\circ}\text{C}$
储存温度	$T_{stg}$	-40~+150	$^{\circ}\text{C}$

**电气参数** (如无特殊说明,  $T_A=-20\sim+70^{\circ}\text{C}$ ,  $V_{DD}=4.5\sim 5.5\text{V}$ ,  $V_{SS}=0\text{V}$ )

参数	符号	最小	典型	最大	单位	测试条件
R、G、B 低电平输出电流	$I_{OL}$	15.5	16.5	17.5	mA	
低电平输出电流	$I_{dout}$	10	——	——	mA	$V_o=0.4\text{V}$ , $D_{OUT}$
输入电流	$I_I$	——	——	$\pm 1$	$\mu\text{A}$	$V_I=V_{DD}/V_{SS}$
高电平输入	$V_{IH}$	$0.7V_{DD}$	——	——	V	$D_{IN}$
低电平输入	$V_{IL}$	——	——	$0.3 V_{DD}$	V	$D_{IN}$
滞后电压	$V_H$	——	0.35	——	V	$D_{IN}$

**开关特性** (如无特殊说明,  $T_A=-20\sim+70^{\circ}\text{C}$ ,  $V_{DD}=4.5\sim 5.5\text{V}$ ,  $V_{SS}=0\text{V}$ )

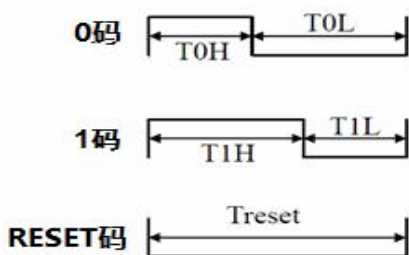
参数	符号	最小	典型	最大	单位	测试条件
传输延迟时间	$t_{PLZ}$	——	——	300	ns	$CL=15\text{pF}$ , $D_{IN}\rightarrow D_{OUT}$ , $RL=10\text{K}\Omega$
下降时间	$t_{THZ}$	——	——	120	$\mu\text{s}$	$CL=300\text{pF}$ , $OUTR/OUTG/OUTB$
数据传输率	$F_{MAX}$	600	——	——	Kbps	占空比50%
输入电容	$C_I$	——	——	15	pF	——

### 数据传输时间

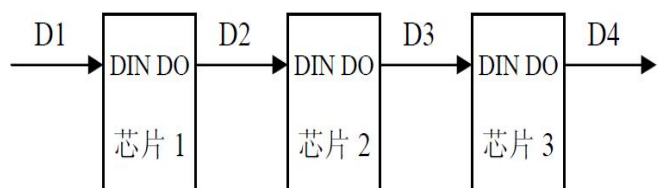
$T_{0H}$	0码, 高电平时间	220ns~380ns
$T_{1H}$	1码, 高电平时间	580ns~1 $\mu\text{s}$
$T_{0L}$	0码, 低电平时间	580ns~1 $\mu\text{s}$
$T_{1L}$	1码, 低电平时间	580ns~1 $\mu\text{s}$
RES	帧单位, 低电平时间	280 $\mu\text{s}$ 以上

### 时序波形图

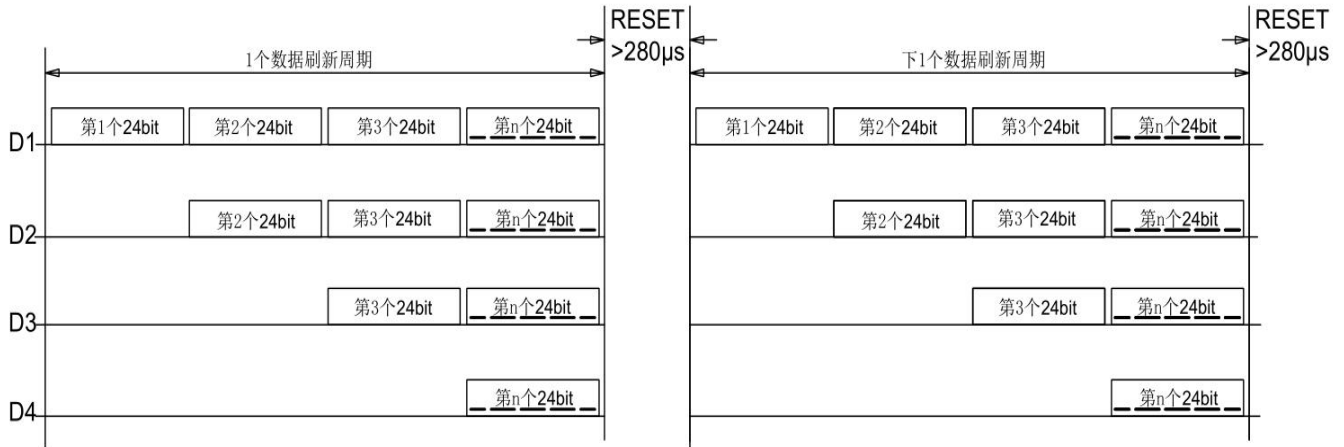
输入码型:



连接方法:



## 数据传输方法



注：其中 D1 为 MCU 端发送的数据，D2、D3、D4 为级联电路自动整形转发的数据。

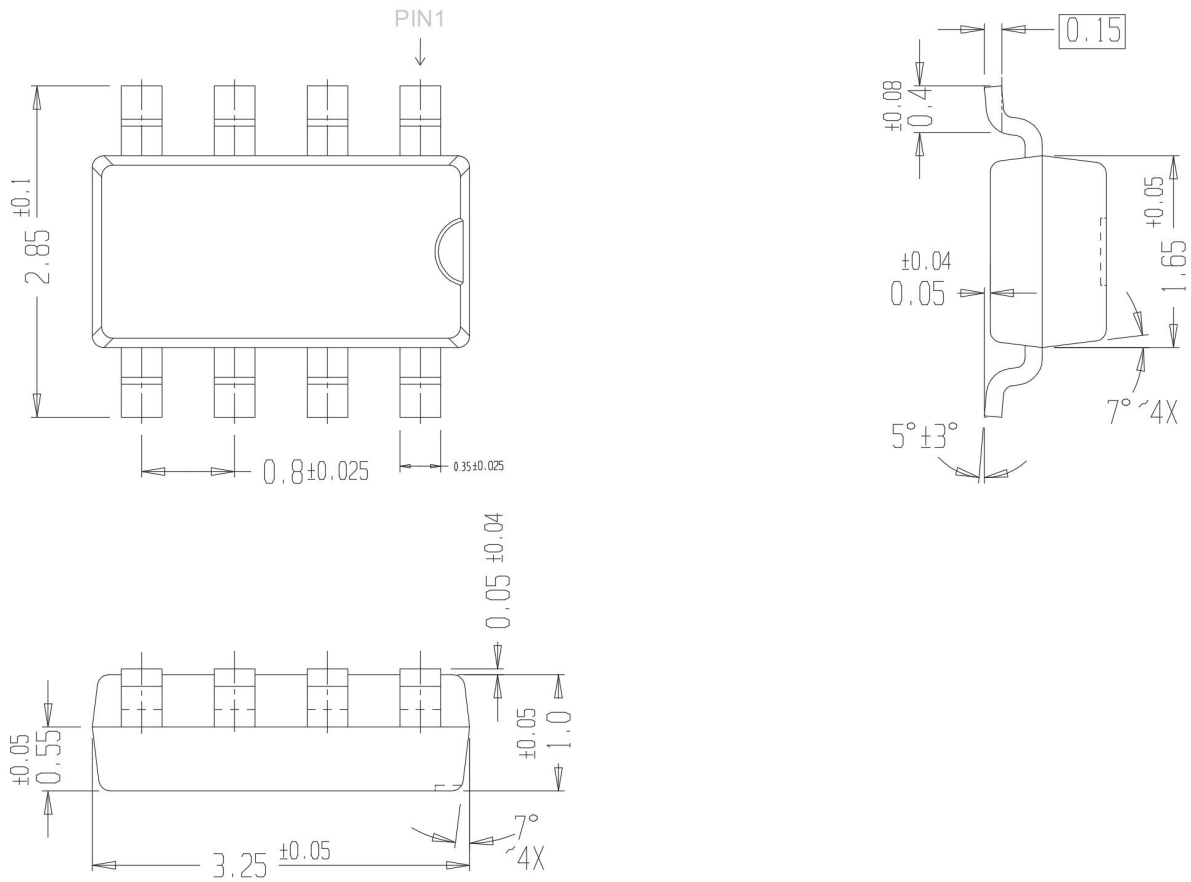
## 24bit 数据结构

R7	R6	R5	R4	R3	R2	R1	R0	G7	G6	G5	G4	G3	G2	G1	G0	B7	B6	B5	B4	B3	B2	B1	B0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

注：高位先发，按照 RGB 的顺序发送数据。

## 封装图与参数

- FSOP8 封装



## 文件更改记录

版本号	状态	修改内容概要	修订日期	修订人	批准人
V1.0	N	新建	20221027	余行辉	尹华平

注：初始版本号V1.0；每次修订批准后，版本号顺序加“0.1”；

状态包括：N--新建，A--增加，M--修改，D--删除。